

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-256868

(43)Date of publication of application : 18.12.1985

(51)Int.Cl.

G06F 15/06

G11C 17/00

(21)Application number : 59-110940

(71)Applicant : FUJITSU LTD

(22)Date of filing : 01.06.1984

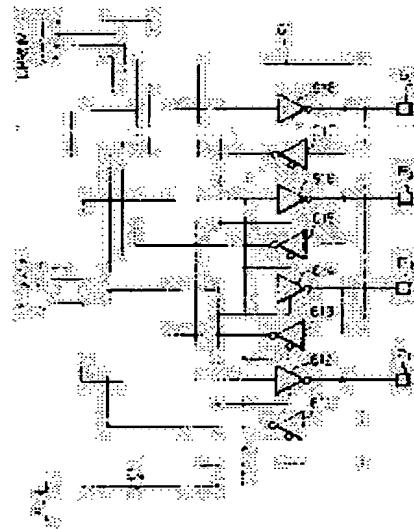
(72)Inventor : MASAKI SATORU

(54) ONE-CHIP MICROCOMPUTER CAPABLE OF WRITING TO INCORPORATED EPROM

(57)Abstract:

PURPOSE: To attain writing of data to an EPROM without increasing the number of pins by adding a writing circuit to data input/output pins for connection to the EPROM and providing a control input circuit after separation of a data I/O.

CONSTITUTION: Input/output pins P1WP4 of an I/O port 61 are connected to a data bus, i.e., an I/O via inverters 612, 614, 616 and 618 respectively and also to an end of an EPROM writing bus via inverters 611, 613, 615 and 617. Thus a writing circuit for EPROM is obtained. The other end of the EPROM writing bus is connected to the EPROM. While a reset pin Pi is used also as a pin for input of enable signal. When the enable signal is supplied through the Pi, the connection is secured among inverters 611W617. Thus the writing is carried out from the outside to the EPROM through pins P1WP4 respectively. At the same time, the inverters 612W618 are separated and the I/O is separated from the corresponding pin.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-256868

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)12月18日

G 06 F 15/06
G 11 C 17/00

7343-5B
6549-5B

審査請求 有 発明の数 1 (全5頁)

⑮ 発明の名称 内蔵されるEPROMへの書き込みが可能であるワンチップマイクロ
コンピュータ

⑯ 特 願 昭59-110940

⑰ 出 願 昭59(1984)6月1日

⑱ 発 明 者 正 木 悟 川崎市中原区上小田中1015番地 富士通株式会社内
⑲ 出 願 人 富士通株式会社 川崎市中原区上小田中1015番地
⑳ 代 理 人 弁理士 青 木 朗 外3名

明 細 書

1. 発明の名称

内蔵されるEPROMへの書き込みが可能で
あるワンチップマイクロコンピュータ

2. 特許請求の範囲

1. EPROMを内蔵するワンチップマイクロコンピュータであって、データ入出力回路が接続された所要数のデータ入出力ピンに対し該EPROMへのアドレス指定およびデータ入力を行うEPROM用書き込み回路を付加してこれをEPROMに接続し、更に該データ入出力回路を対応するデータ入出力ピンから切離すとともに該EPROM用書き込み回路を各データ入出力ピンに接続するためのイネーブル信号が入力される制御入力回路を設け、これによりプログラムカウンタの出力を外部に導出することなく内蔵するEPROMへのデータ書き込みが行われ得ることを特徴とするワンチップマイクロコンピュータ。

3. 発明の詳細な説明

(ア) 発明の技術分野

本発明は、電子レンジ、エアコンなど主として民生用に使用される通常4ビット(データが4ビット)のワンチップマイクロコンピュータに関し、特にEPROMを内蔵させたワンチップマイクロコンピュータに関する。

(イ) 技術の背景

近年マイクロコンピュータにデータ内容の書き込み乃至書き換えが可能なRAMあるいはEPROMを結合することが要望されており、8ビット又は16ビットなどの所謂汎用マイクロコンピュータにおいては、その内部又は外部にRAMあるいはEPROMを設けるとともに、これらをアクセスするために専用のアドレスピンが設けられている。

しかしながら一般に4ビットのワンチップマイクロコンピュータにおいてはROMとしてマスクROMを内蔵させるのが通常であり、製造後にROMのプログラム内容を書き込むことはないの、装置内部から装置外部のメモリにアクセスしたり、装置外部から装置内部のメモリにアクセスするためのアドレスピンおよびデータピンは設け

られていない。

(ウ) 従来技術と問題点

第1図は、従来の4ビットのワンチップマイクロコンピュータの全体構成の一例を概略的に示すもので、その構成要素としてCPU1、プログラムカウンタ(PC)2、RAM3、マスクROM4、デコード5、I/Oポート61, 62, 63, 64, 65, 66, ……が示されている。この種のワンチップマイクロコンピュータでは入出力ピンが合計で例えば48本設けられるが、図示のものでは各I/Oポート61, 62, ……にそれぞれ4本ずつの入出力ピンP₁, P₂, P₃, P₄; P₅, P₆, P₇, P₈; ……が設けられている。

CPU1、RAM3、マスクROM4および各I/Oポート61, 62, ……間はデータバスで接続されており、上述したように各I/Oポート61, 62, ……にはそれぞれ4本の入出力ピンP₁, P₂, P₃, P₄; P₅, P₆, P₇, P₈; ……が接続される。そしてCPU1からはI/Oポート指定のためのアンドゲートがデコード5に入力さ

れ、該デコード5の出力信号によって特定のI/Oポートが指定され、該I/Oポートを通してデータが入出力される。またプログラムカウンタ2の出力側からはマスクROM4をアクセスするためのアドレス信号がアドレスバスを通してマスクROM4に入力される。

このようにしてワンチップマイクロコンピュータの内部には、内蔵するマスクROMをアクセスするためにプログラムカウンタの出力側から導出されるアドレスバスあるいは特定のI/Oポートを指定するためのアドレスバスが設けられているが、これらは何れも装置内部で終わっていて装置外部にまで導出されることはなく、したがってこの種のワンチップマイクロコンピュータはこれらのアドレスバスを外部と連絡させるためのアドレスポート乃至アドレスピンをそなえていない。なお図中、PiはCPU1にリセット信号を供給するためのリセット信号用のピンである。

ところで上述したワンチップマイクロコンピュータに内蔵されているROMは所謂マスクROM

であるから、製造後にそのデータ内容を自由に書き込むことができず、この点この種のワンチップマイクロコンピュータにおいても製造後データ内容の自由な書き込みが可能なEPROMを結合させることが望まれる場合があり、その場合実装面積を節約するためにも該EPROMを装置内部に内蔵させることが望ましい。

しかしながらこのようなEPROMを内蔵させることによってワンチップマイクロコンピュータが本来有する入出力ピンのほかに、装置外部からEPROMにデータ内容を書き込むために必要なアドレスピンおよびデータピンを更に付加すると、ピンの数が増大しそのための回路も必要となって不経済であり、装置も大型化するという問題点があった。

(エ) 発明の目的

本発明の目的は、EPROMを内蔵するワンチップマイクロコンピュータにおいて、装置外部から該EPROMにデータ内容を書き込む際には、該マイクロコンピュータが本来有している入出力

ピンの一部を、該EPROMへのアドレス指定およびデータ入力を行なうためのアドレスピンおよびデータピンに兼用させるという着想のもとづいて、プログラムカウンタの出力が外部に導出されない、すなわちアドレスピンを有しないワンチップマイクロコンピュータであっても、該マイクロコンピュータのピンの数を本来の数にとどめたままに内蔵したEPROMへのデータ内容の書き込みが可能な形式のワンチップマイクロコンピュータを得るにある。

(オ) 発明の構成

本発明によれば、EPROMを内蔵するワンチップマイクロコンピュータであって、データ入力回路が接続された所要数のデータ入出力ピンに対し該EPROMへのアドレス指定およびデータ入力を行なうEPROM用書き込み回路を付加してこれをEPROMに接続し、更に該データ入出力回路を対応するデータ入出力ピンから切離すとともに該EPROM用書き込み回路を各データ入出力ピンに接続するためのイネーブル信号が入力され

る制御入力回路を設け、これによりプログラムカウンタの出力を外部に導出することなく内蔵するEPROMへのデータ書込みが行われ得るワンチップマイクロコンピュータが提供される。

(カ) 実施例

第2図は、本発明の一実施例としてのワンチップマイクロコンピュータの全体構成を概略的に示す。

本発明が第1図に示される従来例と相違する点として、まず従来例においてはROMとしてマスクROM 4を内蔵させているが、本発明ではこれをEPROM 7におきかえている。

そして該EPROM 7への書込みのために、ワンチップマイクロコンピュータが本来有する入出力ピン(例えば48本の入出力ピン)のうち例えば16本の入出力ピン P_1 , P_2 , P_3 , P_4 , ……、すなわち第2図の実施例では1/0ポート61, 62, 63および64に各4本ずつ設けられている合計16本のピンにEPROM用書込み回路を付加する。

してEPROMへの書込みを行うことができるとともに、インバート 612, 614, 616および 618は切離し状態となってデータ入出力回路を対応するデータ入出力ピンから切離す。

そしてEPROMへの所要の書込みが終了すれば該イネーブル信号の入力を断つことにより、逆にインバート 611, 613, 615 および 617が切離し状態となり、一方、インバート 612, 614, 616 および 618が接続状態となるから、EPROM用書込み回路を無効にするとともに、データ入出力回路を各データ入出力ピンに接続して通常の使用状態とする。

なお上記実施例において、合計16本のピンにEPROM用書込み回路が付加されているが、このうち12本のピンはEPROMへのデータ書込み時に所定のアドレス指定を行うアドレスピンとして機能するものであり、残り4本のピンが4ビットのデータを書き込むためのピンとして機能する。

また第3図に示される1/0ポート61におい

第3図は、第2図に示されるワンチップマイクロコンピュータのうち1/0ポート61の部分の内部構成の一例を示したもので、該1/0ポート61に付属する4本の入出力ピン P_1 , P_2 , P_3 および P_4 はそれぞれインバート 612, 614, 616 および 618 を介してデータバスすなわちデータ入出力回路に接続されるとともに、インバート 611, 613, 615 および 617を介してEPROM用書込み用バスの一端にも接続されてEPROM用書込み回路を構成する。そして該EPROM用書込みバスの他端はEPROMに接続される。

P_i は該EPROM用書込み回路の各インバートにイネーブル信号 \bar{E}_N を入力するためのイネーブル信号入力用ピンで、この実施例においては第1図に示されるリセット信号用のピン P_i をこのイネーブル信号入力用ピンに兼用させている。そして該ピン P_i から所定のイネーブル信号 \bar{E}_N が入力された場合には、インバート 611, 613, 615 および 617が接続状態となって装置外部から各データ入出力ピン P_1 , P_2 , P_3 , P_4 を通

ては、出力ポートのみが示されているが、これを双方向の入出力ポートとする場合には、第4図に示すように例えばデータバスとデータ入出力ピン P_1 の間にはデータを外部に出力させるインバート 6121と外部からデータを入力させるインバート 6122とをそなえる。

そしてEPROMへ書込むときはインバート 6121, 6122をディスエーブルしてインバート 611のみをイネーブルにする。また通常使用のときはインバート 611をディスエーブルとし、データの入出力に応じてインバート 6121および 6122の一方をイネーブルにする。

そして本発明は前述したように、これらのピンをワンチップマイクロコンピュータが本来有しているデータ入出力ピンの一部が兼用している点に特長がある。なお本発明では、イネーブル信号入力用のピン P_i も、マイクロコンピュータが本来有しているピンに兼用させるのが好ましく、前記実施例では該ピン P_i としてリセット用のピンを用いているが、それ以外の用途の制御信号用のピ

ンを用いることもできる。

(キ) 発明の効果

本発明によれば、プログラムカウンタの出力が外部に導出されない、すなわちアドレスピンを有しないワンチップマイクロコンピュータであっても、該マイクロコンピュータのピンの数を本来の数にとどめたまま内蔵したE P R O M へのデータ内容の書き込みが可能な形式のワンチップマイクロコンピュータが得られる。

4. 図面の簡単な説明

第1図は、従来のワンチップマイクロコンピュータの全体構成を概略的に示す図、

第2図は、本発明の一実施例としてのワンチップマイクロコンピュータの全体構成を概略的に示す図、

第3図および第4図は、第2図のワンチップマイクロコンピュータにおけるI/Oポートの内部構成の一例を示す図である。

(符号の説明)

1……CPU、 2……プログラムカウンタ、

3……RAM、 4……ROM、

5……デコーダ、

61, 62, 63, 64, 65, 66……I/Oポート、

7……E P R O M。

特許出願人

富士通株式会社

特許出願代理人

弁理士 青 木 朗

弁理士 西 館 和 之

弁理士 内 田 幸 男

弁理士 山 口 昭 之

第 1 図

